

Els Microprocessadors

Els microprocessadors es divideixen en dues tecnologies clarament diferenciades:

CISC: micros amb joc d'instruccions complet.

RISC: Micros amb joc d'instruccions reduït.

Overdrives

Són chips que treballen internament a una freqüència múltiple a la freqüència del bus.

AMD K6 EMMX

Va ser dissenyat per la NEXTGEN absorvida per AMD.

- Es compatible amb la tecnologia MMX.
- Tecnologia de 0.35 micres.
- Treballa internament a 2.9V i externament a 3.3V. (Característica principal dels MMX)
- Compatible totalment pin a pin amb el Socket 7.
- Cache L1 de 64Kb (32Kb per dades i 32Kb per codi)
- Conté 8.8 milions de transistors en una pastilla ceràmica de 321 pins.
- Els chipsets que el suporten són el AMD 640 de VIA i el Intel 430 TX.
- Freqüències de treball :

AMD K6-200 EMMX (nucli a 2.9v i externa 3.3v)

AMD K6-233 EMMX (nucli a 3.2v i externa 3.3v)

AMD K6-266 EMMX (nucli a 2.1v i externa 3.3v)

Pentium (P54C)

- Chip de 273 pins adaptat al Socket 7 de encapsulat ceràmic PGA.
- Format per 3.1 milions de transistors.
- Integració de 0.35 micres amb tecnologia CMOS.
- Té un bus de dades extern de 64 bits, però internament treballa a 32 bits X2.
- Els seus registres són de 32 bits.
- Caché L1 de 16Kb (8Kb per dades i 8Kb per instruccions)
- S'alimenta a 3.3v (els primers pentium 60/66Mhz amb tecnologia de 0.8, 0.6 micres s'alimentaven a 5v.
- Famos per el seu bug en la unitat de coma flotant.
- Primer en tenir capacitat superescalar, es a dir, processa més d'una instrucció per cicle de rellotge. (cada unitat de procés s'anomena PIPELINE)
- Sistema de prediccions per bifurcacions.

Pentium MMX

- Millora el rendiment de les aplicacions multimedia (so i gràfics) de forma intensiva.

La clau d'aquesta acceleració es gracies a la ampliació del joc d'instruccions del pentium en unes 57 instruccions (en realitat 24) així com l'ampliació de la cache L1 en 32 Kb (16Kb per dades i 16Kb per instruccions).

- Aquest nous microprocessadors es poden trobar en dues modalitats : el tradicional ceràmic PGA i el més modern PPGA, que destaca per el seu encapsulat de plàstic.
- la seva integració es de 0.35 micres amb tecnologia CMOS.
- Està format per 4.5 milions de transistors.
- Incorpora predicció de Slots i una nova pipeline millorada per executar dos instruccions MMX per cicle de rellotge.
- Aumenta el seu rendiment sobre un pentium normal a la mateixa freqüència en un 15%.
- Internament funciona a 2.8v (2.45 en els portàtils) i externament segueix sent 3.3v. La reducció de voltatge implica un menor escalfament.

Pentium MMX–200Mhz s'escalfa a 15.7W (2.8v)

Pentium MMX–166Mhz (portàtil) disipa 7.8W (2.45v)

- Aquest microprocessador s'inserta en el Socket 7 (compatible pin a pin amb el P54C)
- Pentiums MMX per portàtils, 2 Series :

Pentium MMX 150/166 Mhz (0.35 micres) 2.8v en el nucli i 3.3v externament.

Pentium MMX 200/233 Mhz (0.25 micres) 1.8v en el nucli i 2.45 externament.

(aquests microprocessadors son un pel mes grans que els Pentiums normals)

Tecnologia MMX

La tecnologia MMX te com a objectiu millorar el rendiment en les aplicacions multimedia.

Les sigles MMX volen dir extensions multimedia. (MultiMedia eXtensions)

Els ingeniers de Intel van fer un estudi sobre en que gasten els recursos del microprocessador les actuals aplicacions multimedia, del que van deduir que la major part dels processos utilitzen dades de tipus enter i de no massa logitud. També van veure que es produien freqüents bucles d'execució (son un 10% dels programes pero consumeixen un 80%del temps d'execucio) i de que s'efectuën moltes multiplicacions i divisions de dades. Per aquestes raons es va decidir que les noves instruccions es vasessin en el model SIMD (una unica instruccio aplicada sobre multiples dades) que constitueixen la base de l'acceleracio MMX, es a dir, que una mateixa instruccio pot operar de manera simultanea sobre varies dades a la vegada.

Una de les coses que s'han de saber es que les instruccions del microprocessador utilitzen com a registres. Com que MMX suposa un increment del nº d'instruccions el problema sobre quins registres operaria.

La solució va ser utilitzar els 8 registres del coprocessador matematic, aquests registres son de 80 bits (FP0–FP7), pero la seva llargada es de 64 bits amb la tecnologia MMX. Aquests registres s'anomenen: MM0–MM7.

Aquests registres poden ser gestionats de 4 maneres diferents per les instruccions MMX. D'aquesta manera es possible empaquetar 8 bits en un registre. La paraula empaquetada conte 4 paraules de 16 bits, mentres que la doble paraula empaquetada te dos dobles paraules de 32 bits i per ultim la quadruple paraula es un element de 64 bits.

63 31 0

PAQUED BYTE(8BITS) 8 / 7 / 6 / 5 / 4 / 3 / 2 / 1

PAQUED WORD(4/16BITS) 4 / 3 / 2 / 1

PAQUED DOUBLE WORD(2/32BITS) 1 / 2

PAQUED QUARD WORD (1/64BITS) 1

Pero la idea principal de MMX no es expresament revolucionaria. Consisteix en aprofitar el fet de que moltes operacions en entorns d'audio i video es realitzen en tipus de dades de 8 i 16 bits, empaquetant varies d'aquestes dades en un sol registre per permetre el seu processament simultani en una unica instruccio.

Aquesta forma de treball ja era empleada per HP en els seus microprocessadors PA-7100LC o el ultraspac de sun o els MIPS i alpha utilitzats per silicon graphics, i s'anomenen SIMD.

De fet aquesta empaquetacio converteix de certa manera els P55C i P-II en autentics processadors de 64 Bits al utilitzar els registres de 64 Bits.

El joc d'instruccions convencional s'aplica amb 24 noves instruccions que intel amplia fins a 57 prenen com a instruccions diferents modes de treball de les 24. Totes aquestes intruccions comencen per la lletra P per indicar que treballin dades empaquetades.

Problemes de MMX

Un dels problemes que presenten i que es una qüestio dificil de resoldre es com protegir els registres especifics durant els canvis de tasques. La solucio es treballar amb ALIASES que enmascaren els registres MMX com si fossin de coma flotant, es a dir, als accesos, els registres de coma flotant es reflexen en els registres MMX corresponents i viceversa. Encara que fisicament siguin registres diferents per tant el sistema operatiu salva els registres MMX sense adonarsen en els canvis de tasca. El fet d'utilitzar els aliases per l'estat MMX sobre l'estat de coma flotant com les rutines MMX es provoca que al utilitzar els registres de les dues maneres s'han d'utilitzar rutines en bareiges de coma flotant i MMX contiuament s'han de protegir les dades al canviar de tasca, tot-hi aixo comunica els uns d'aplicacio CAD pes de valors de coma flotant. Aquestes comunicacions l'unic que fan es ralentitzar l'aplicacio per sobrecarrega (OVERHEAD). Aquesta sobrecarrega es deguda a les continues operacions de salvar i recuperar registres. De fet la mateixa intel recomana seguir utilitzant l'aritmética en coma flotant pels grafics 3D i utilitzar les instruccions MMX per accelerar rutines de rendering. Aquesta es potser la rao de la quasi nula milloria del Pentium MMX en l'ambit 3D. Els programadors han d'utilitzar una estrategia basada en una barreja de blocs on es reberien estrictament els calculs en coma flotant d'aquelles que utilitzen registres MMX. Això permet que les aplicacions preparades per MMX es podran usar directament en els sistemes operatius existents sense tindre que adaptar-los.

Un Exemple de la millora implementada per MMX es per els grafics on cada pixel un grafic de 256 colors ocupa 8 bits d'informacio. Utilitzant els registres MMX poden operar a la vegada sobre 8 pixels i no de un en un.

El mateix passa amb les mostres de so de 16bits ja que en aquest cas senvien simultaniament.

L'inconvenient de tot això es que mentre estas utilitzant MMX no pots usar el copro.

Overdrive Pentium MMX

Aquest chip overdrive ha sortit al mercat per usuaris de plaques mares amb chips pentium classics, que vulguin tenir la tecnologia MMX sense haver de canviar de placa mare.

La raó de tot això radica en que el Pentium MMX necessita una tensió en el nucli de 2.8v, tensió que aquestes plaques no són capaces de suministrar per falta d'un modul VRM (modul de regulació de tensió).

L'overdrive pentium MMX incorpora la tecnologia de 0.35 micres i treballa internament a 2.8v, això és possible perquè porta incorporat el seu propi convertidor de tensió, filtres i un sistema de protecció per possibles falles. Tota aquesta circuiteria s'acomoda en un circuit minúscul amagat dintre de la font de calor sota el ventilador integrat.

Aquest chip porta integrada una cache L1 de 32 Kb apart del regulador de voltatge, i un multiplicador de freqüència per si la placa no suministra la freqüència adequada. També porta un autoventilador dissipador.

Versions :

- dues configuracions :
- P75/P90 P125/150 MMX
- P100 P166 MMX
- P100/133/166 P200 MMX

(Bus a 66 Mhz)

- P90/120/150 P180 MMX

(Bus a 60 Mhz)

L'overdrive pren del socat l'energia per alimentar el ventilador i la circuiteria interna de 3 pots del socat.

Algunes plaques mares no les tenen connectades i l'overdrive per evitar el seu sobreescalfament comuta al mode de baix rendiment i baixa la freqüència a 25 Mhz. Per aquest problema no hi ha solució.

Memoria RAM

RAM (Random Acces Memory)

Els PCs originals només podien direccionar 1MB de ram.

Hi han dos tipus de chips :

- Chips de bits :

Son chips que tenien 16bits i per poder formar 1Kbyte s'en han d'associar 8 ja que $1\text{bit} \times 8 = 1\text{Byte}$. La sortida d'aquests chips de bit en bit de forma serie.

- Chips de Knibbles :

Son chips que a la seva sortida van de 4bits en 4bits així que per que la sortida sigui de 1 Byte en Byte s'en han d'associar 2, ja que $4\text{bits} + 4\text{bits} = 1\text{Byte}$.

Identificacio del chips de RAM

41XXX-YY

El 41 de davant ens diu que son chips de bits, les XXX ens diuen la capacitat i la YY son el temps d'accés.

44XXX-YY

El 44 de davant ens diu que son chips de Knibbles, les XXX ens diuen la capacitat i Les yy el temps d'accés.

Cicle de Memória :

Cicle de memoria = Temps d'accés + temps de càrrega.

Tinguent en compte les limitacions del diferents Microprocessadors. Al' hora d'ampliar la memoria tindrem en compte les sequents coses :

- El bank 0 sempre ha d'estar plé completament.
- Només es reconeixerà la memoria si el bank 0 esta complet
- Dins del banks només es poden utilitzar moduls d'igual capacitat.
- Es recomanable utilitzar chips del mateix temps d'acces.
- Els banks diferents pode contenir moduls de diferent capacitat.

La memoria es un factor molt important i vital juntament amb el microprocessador pel rendiment de l'equip. Suposant que tinguessim un micro de velocitat infinita estariem sempre limitats per la velocitat i les prestacions de la memoria.

Memoria RAM (Random Acces Memory)

La primera memoria que va sortir al mercat va ser la SRAM (Static RAM) la qual te tres particularitats :

- Es molt rapida.
- Es difil contruir integrats de gran capacitat.
- Es molt cara.

Aquest tipus de memoria, degut a la necessitat dels nous programes (molta memoria RAM) i pel seu elevat cost es va convertir en un tipus de memoria inviabile com a memoria principal del sistema. Tot i que despres se li va donar la funcio de memoria caché.

Memoria DRAM (Dinamic RAM)

La DRAM es basa en el refresc de les dades cada cert temps. Això permetia construir chips de molta mes capacitat a un menor cost. Però la contrapartida es que el refresc impedeix l'accés a la memoria disminuint per tant la velocitat d'acces.

Des del 80286 les memories no han pogut competir amb les frecuencies del microprocessador.

El rendiment del ordinador es veu afectat basicament per la velocitat del bus que avui en dia es de 66Mhz. La velocitat del micro s'obté per un multiplicador intern d'aquesta velocitat.

166Mhz 66 x 2.5

200Mhz 66 x 3

233Mhz 66 x 3.5

Aquesta freqüència beneficia a les instruccions complexes i operacions matemàtiques però no són senzills canvis de dades. Com a mesura de reduir el fre que suposa per al micro accedir a la memòria s'ha inventat el que s'anomena memòria cache de L2.

El principi de funcionament és molt senzill, es tracta de posar una memòria intermitja molt més ràpida de forma que memoritza els últims accessos.

A l'hora de demanar una dada primer es comprova si és a la memòria cache. Si hi és no cal que accedim a la memòria principal, però si la dada no es troba no obtenim cap rendiment.

El gran enemic de la cache sempre ha estat la multitasca. La solució pot ser augmentar la capacitat de la memòria cache fins a 512 Kb.

FPM RAM (Fast Page Mode RAM)

És el tipus de memòria instal·lada en la primera generació de Pentiums. El seu nom ve d'incorporar un sistema de pàgines de memòria ja que considera que la propera dada a la que ha d'accedir ha d'estar a la mateixa columna, guanyant temps en cas afirmatiu.

La transferència de dades d'aquest tipus de memòria es realitza normalment en paquets de 4 denominats Burst es per això que el seu rendiment s'expressa en 4 dígits separats en guions. Cadascun d'ells són els cicles de rellotge que necessiten per respondre. La memòria ideal seria 1-1-1-1.

La FPMRAM en el cas més favorable té un esquema de 5-3-3-3.

En aquest tipus de memòria per un Bus de 66Mhz es requereixen temps d'accés de 60 ns.

Amb la FPMRAM s'obté un ample de banda de 28.5Mhz molt lluny del 66Mhz del Bus.

EDO RAM (Extended Data Output RAM)

La EDO RAM és una memòria FPM amb una petita variació tècnica de tal manera que la operació FPM es converteix en dos estats processats a l'hora amb això les dades segueixen estant disponibles en el bus de la memòria mentre la següent direcció es prepara. És la memòria més popular dels nostres dies per dos raons :

La velocitat d'accés incrementa notablement i els fabricants han hagut de fer pocs canvis respecte a la FPM amb la consegüent similitud de cost.

La EDO RAM pot treballar en les condicions més favorables a 5-2-2-2

Tipus		FPM	EDO	BEDO	SDRAM
Temps d'accés en ns		50/60/70	50/60/70	50/60/70	10/12/15
Velocitat en Mhz		33/28/25	50/40/33	66/60/50	100/80/66

Referent als temps d'accés el més convenient és utilitzar les memòries més ràpides preferiblement 60ns davant de 70ns determinades BIOS tenen l'opció de treballar amb memòries encara més ràpides del ordre de 50ns. En aquest cas podrien arribar als 50Mhz.

La mort de la EDO RAM

La raó es que s'ha arribat al límit que permet el disseny de la FPM ja que molts equips moderns estan treballant amb freqüències de bus de 75 Mhz be sigui oficialment (micros cyrix) o no, utilitzant tècniques de doblatge de rellotge conegudes com a OVERCLOCKING tant intel com les demes planegen treure al mercat nous productes amb un bus de 100Mhz. Per tant utilitzar memòries EDORAM seria degradar el sistema.

BEDO RAM (Burst EDO RAM)

En les millors condicions es 5-1-1-1 i arriba a uns 66Mhz com a molt.

SDRAM (Synchronous Dinamic RAM)

Es la primera tecnologia amb memòries DRAM dissenyada per sincronitzar-se a si mateixa amb els temps del microprocessador.

Parteix d'una tecnologia totalment nova trencant tot tipus de relació amb les FPM. A diferència de les altres té una entrada de rellotge i les seves operacions són controlades al igual que el microprocessador. El controlador coneix el moment exacte en que les dades estan disponibles sense esperes innecessàries per part del micro entre accessos a la memòria. Per altre banda el nucli DRAM és molt més ràpid que la memòria convencional arribant fins a velocitat de 4 vegades més. Una arquitectura de doble bank permet enllaçar-los de forma que mentre un bank prepara les dades l'altre les proporciona, així mateix la longitud del Burst és programable. El seu esquema és de 5-1-1-1 però a 15/12/10 ns poguent arribar als 66/80/100 Mhz respectivament.

El Port de Gràfics Accelerat (AGP) pot utilitzar la memòria principal sempre que sigui SDRAM.

DDRSDRAM (Double Data Read Synchronous Dinamic RAM)

Es una memòria Síncrona però transmet la informació tant en el flanc de pujada com en el de baixada a cada cicle de rellotge, amb això es duplica la quantitat d'informació que es pot transferir. (200Mhz i 1.6 GB/s)

Memòria Cache

Es un sistema de memòria que rendeix com el Microprocessador.

El micro hi pot accedir sense necessitats de temps d'espera. La memòria cache té un controlador que va copiant l'informació de la ram a la cache abans que el micro la demani. Si el micro no troba la informació a la cache s'en va a la RAM principal a buscar-la.

Tamany de la Cache

La memòria cache està dividida en dos blocs :

- Cache de primer nivell (L1) : És a dins del microprocessador.
- Cache de segon nivell (L2) : A la placa mare.

Definició de les consultes a la memòria cache

Hi ha dos tipus de consultes a la memòria cache :

- Cache hits : Consultes a zones immediates.
- Cache Misses : consultes a zones allunyades.

Aquest sistema es efectiu amb lectures d'instruccions (codi). El problema es presenta amb les dades, que la majoria de les vegades no estan pròximes i no estan a la cache.

En l'escriptura de les dades el proces es mes complicat.

El proces de cache ha de proporcionar velocitat i seguretat per que no s'aternin les dades.

Per aixó hi ha dues maneres d'escriure les dades :

- Cache Write True (transparent)
- Cache Write Back (brut)

Cicle de Copia de Seguretat

Un cicle esta constituit per una copia de seguretat complerta i varies de les copies parcials posteriors realitzades en el mateix arxiu de configuracio. Un nou cicle, comença cada vegada que es realitza una copia de seguretat complerta.

Un cicle pot estar compost per una copia de seguretat complerta feta cada divendres i dues copies parcials fetes entre semana.

En un cicle hi han dues maneres d'actuacio :

- Quan es treballa amb els mateixos archius tots els dies (un full de calcul, una base de dades...)

En aquest cas farem una copia diferencial. Es fan servir els mateixos disquets o dos jocs de disquets (2 Versions).

Aquí s'han de fer 2 restauracions :

Primera i última.

- Quan es treballa amb diferents archius al dia.

Es generen diferents grups de copia en total 5 grups de diskets amb les restauracions diaries. En aquest cas s'hauran de fer 5 restauracions.